

## Новые решения для силовой электроники

Борис ВОРОНОВ

Этот краткий обзор является продолжением аналогичных публикаций в журнале «Электронные компоненты» №№ 1, 5, 12 за 2024 г. и в №5 за 2025 г. В настоящей публикации рассматривается продукция компаний Sanan Semiconductor и Navitas.

### Инвертор с мягкой коммутацией [1]

Силовые ключи на основе полупроводников с широкой запрещенной зоной SiC FET и GaN FET давно вошли в повседневность, и мы не будем пересказывать их преимущества. К сожалению, при управлении электроприводом не удастся напрямую использовать их отличные динамические свойства. Дело в том, что крутые фронты переключения, которые позволяют уменьшить коммутационные потери, приводят к перегрузкам обмотки электродвигателей и сокращению срока службы опорных подшипников вала двигателя.

Высокая скорость изменения напряжения  $dv/dt$  приводит к большому напряжению заряда паразитных межобмоточных емкостей и паразитных емкостей между обмотками статора и ротором. При заряде и разряде этих емкостей создается контур, в котором ток протекает через опорные подшипники вала, что приводит к микродуговым разрядам, вызывающими эрозию поверхности подшипника и сокращению срока его службы.

Еще одним негативным следствием быстрого нарастания напряжения является перенапряжение при явно выраженных колебательных переходных процессах, возникающих при коммутации. Значительные паразитные емкости и индуктивности рассеяния обмоток, к кото-

рым добавляются паразитные параметры кабеля длиной несколько метров, а иногда и более 10 м, связывающего выход преобразователя с электродвигателем, приводят к резонансным эффектам. Последние вызывают перенапряжения и локальные пробои межобмоточной изоляции.

Таким образом, уменьшение скорости нарастания напряжения выглядит меньшим злом. Увы, при таком подходе приходится жертвовать отличными динамическими характеристиками SiC FET и GaN FET.

Другой подход заключается в использовании инверторов, работающих в режиме коммутации с нулевым напряжением (ZVS). Его мы и рассмотрим далее.

Существует несколько топологий инвертора с мягкой коммутацией. Наиболее перспективной из них выглядит инвертор со вспомогательным резонансным коммутируемым контуром (ARCP). Он состоит из стандартного трехфазного моста и дополнительного вспомогательного контура, посредством которого и реализуется режим коммутации ZVS. Усовершенствованный вариант силового каскада этого инвертора с общим дросселем носит название S<sup>2</sup>I-ARCP. Его силовой каскад показан на рис. 1. В топологии на этом рисунке один и тот же дроссель используется для коммутации всех трех фаз моста.

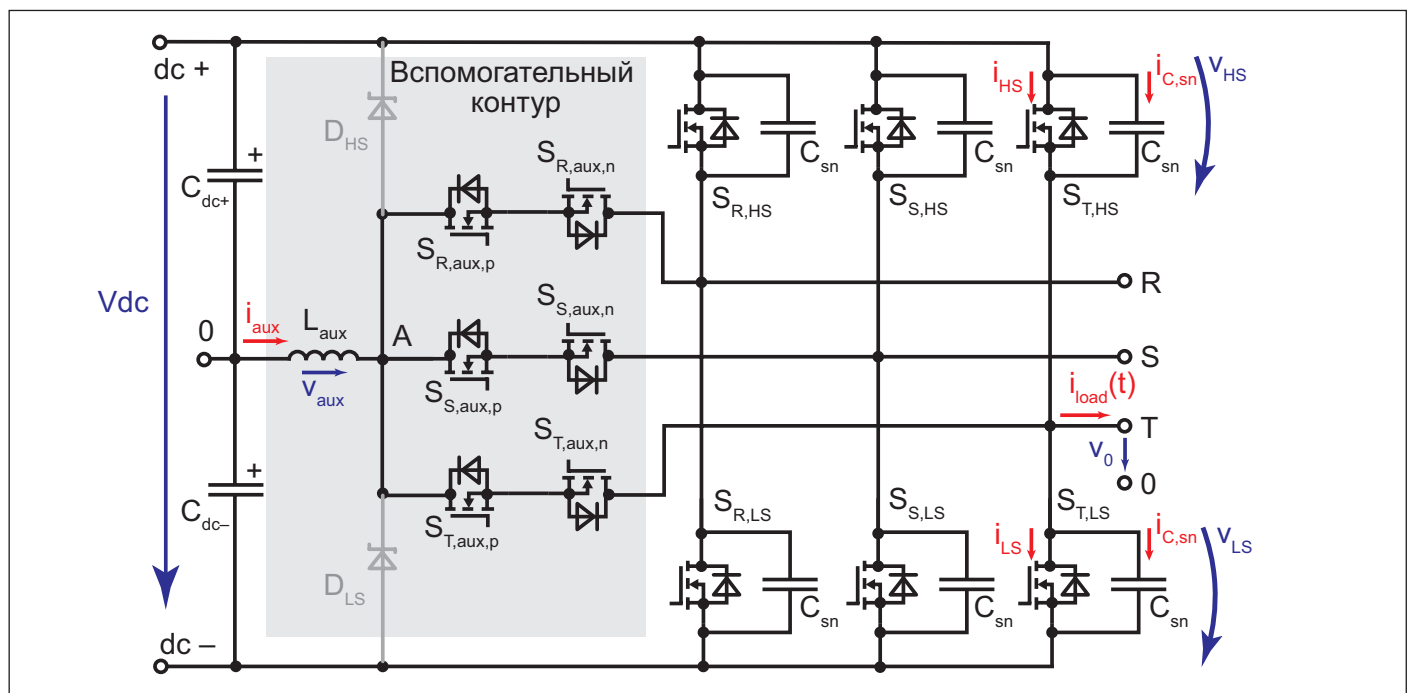


Рис. 1. Силовой каскад инвертора S<sup>2</sup>I-ARCP с общим дросселем

Управление инвертором реализовано таким образом, что в каждый момент времени только одна фаза подключена к вспомогательному контуру. Для проверки работоспособности инвертора (рис. 1) был изготовлен его прототип со следующими параметрами:

- выходная мощность (ном.): 15 кВт;
- выходное напряжение: 800 В;
- рабочая частота: до 40 кГц;
- мертвое время: 185 нс;
- емкость снабберных керамических конденсаторов, подключенных параллельно силовым ключам: 1 нФ;
- индуктивность дросселя вспомогательного контура: 5,5 мкГн.

На рис. 2 показана временная диаграмма работы прототипа при запирании нижнего ключа и отпирании верхнего ключа. Токи и напряжения, соответствующие этому временному интервалу, обозначены на этом рисунке линиями и символами красного цвета.

Перед запиранием верхнего ключа и отпиранием нижнего ключа моста отпираются оба ключа вспомогательного контура, соединяя дроссель вспомогательного контура с плечом моста, в котором произойдет коммутация. Ключи вспомогательного контура отпираются при нулевом токе (ZCS). При запирании нижнего ключа дроссель и снабберный конденсатор разряжаются практически до нулевого значения прямого падения напряжения на внутреннем диоде. В этот момент практически при нулевом напряжении ключ отпирается.

Таким образом, время отпирания ключа определяется значением индуктивности дросселя вспомогательного контура и емкостью снабберного конденсатора. В рассматриваемом прототипе скорость нарастания напряжения составила 6,7 кВ/мкс, что соответствует отраслевым требованиям.

На рис. 3 показана зависимость КПД и потерь прототипа от полной выходной мощности. Если верить результатам испытаний, КПД достигает 99,6% в широком диапазоне нагрузки, что является отличным результатом. К тому же, низкие потери позволяют отказаться от принудительного охлаждения. Основные потери при коммутации возникают при запирании ключей.

### Совмещение trench- и планарной структуры в SiC FET [2]

Разработчикам компании Navitas удалось совместить trench- и планарную структуру SiC FET, взяв от каждой достоинства и миними-

зировав недостатки. Планарная структура проста в изготовлении, транзисторы, изготовленные по этой технологии более устойчивы и имеют повышенную наработку на отказ. К сожалению, эти достоинства перечеркиваются серьезным недостатком. Сопротивление открытого канала  $R_{DS(ON)}$  этих транзисторов достаточно велико, что сдерживает их применение.

Транзисторы с trench-структурой характеризуются низким сопротивлением открытого канала  $R_{DS(ON)}$ , но они сложнее в изготовлении и, следовательно, дороже. Кроме того, неоднородность структуры приводит к неравномерному распределению электрического поля в теле транзистора. Наличие областей с повышенной напряженностью электрического поля создает перегрузку на оксидный слой затвора, а также может спровоцировать лавинный пробой.

Предлагаемая совмещенная trench- и планарная структура SiC FET носит название Navitas trench-assisted planar SiC MOSFET. Она представляет собой пример сбалансированного инженерного решения, в котором удачно совмещаются статические и динамические параметры транзистора и технология его производства. На рис. 4 показаны структуры SiC FET с оценкой напряженности электрического поля в транзисторе. По заверениям специалистов компании, у предлагаемой структуры SiC FET – самое низкое сопротивление открытого канала при высокой температуре и минимальные коммутационные потери на высокой частоте.

В новой структуре к планарному затвору добавляются небольшие канавки (trenches) в областях истока. Однако, в отличие от trench MOSFET, эти канавки предназначены не для создания основного тракта тока, а для равномерного распределения электрического поля, снижения сопротивления  $R_{DS(ON)}$  при повышенных температурах и улучшения условий коммутации. Использование многоступенчатого профиля в конструкции способствует плавному распределению электрического поля с меньшей напряженностью в локальных зонах, повышая устойчивость к лавинному пробую.

Равномерное распределение электрического поля за счет многоступенчатого профиля приводит к равномерному распределению тока и, следовательно, к меньшему сопротивлению  $R_{DS(ON)}$ . На рис. 5 показано распределение тока в SiC FET с разными структурами. Кроме того, как видно из рис. 6, небольшие канавки в области истока позволяют осуществить металлизацию при меньшем размере истока, чем в традиционной планарной структуре, что также приводит к уменьшению сопротивления  $R_{DS(ON)}$ . Уменьшение размеров приведет и к сокращению паразитной емкости и, следовательно, к улучшению динамических характеристик.

На рис. 7 показаны результаты сравнительных испытаний SiC FET, изготовленных по новой технологии Navitas trench-assisted planar SiC

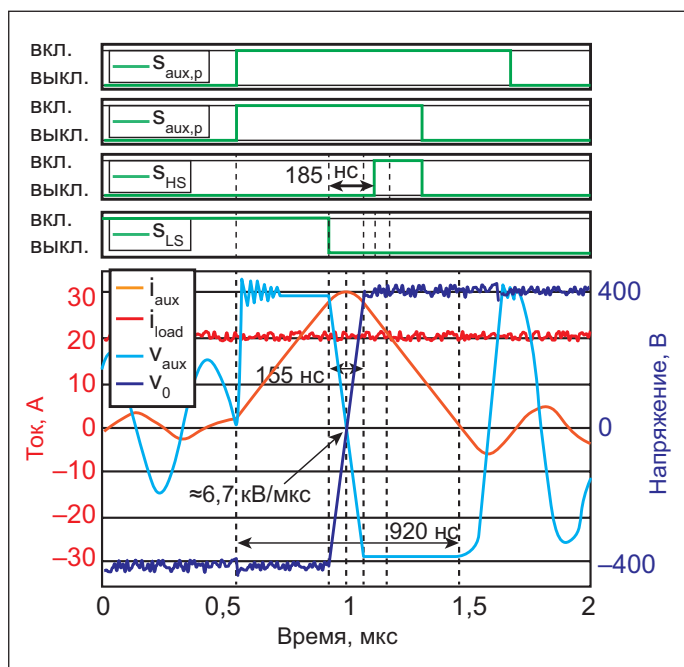


Рис. 2. Временная диаграмма работы прототипа при запирании нижнего ключа и отпирании верхнего ключа

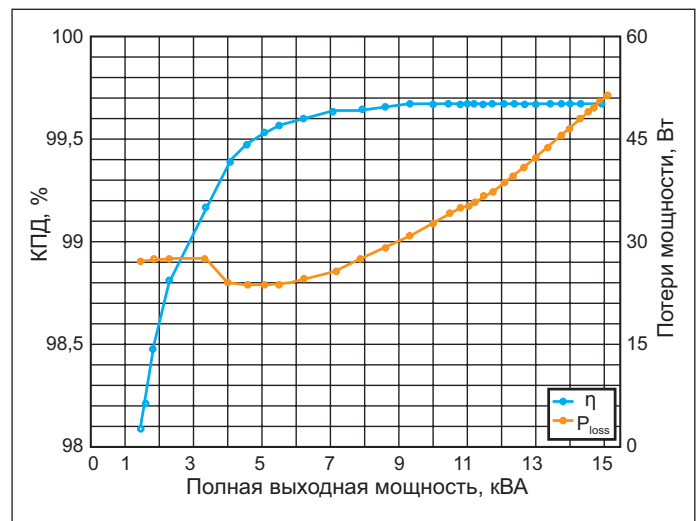


Рис. 3. Зависимость КПД и потерь прототипа от полной выходной мощности

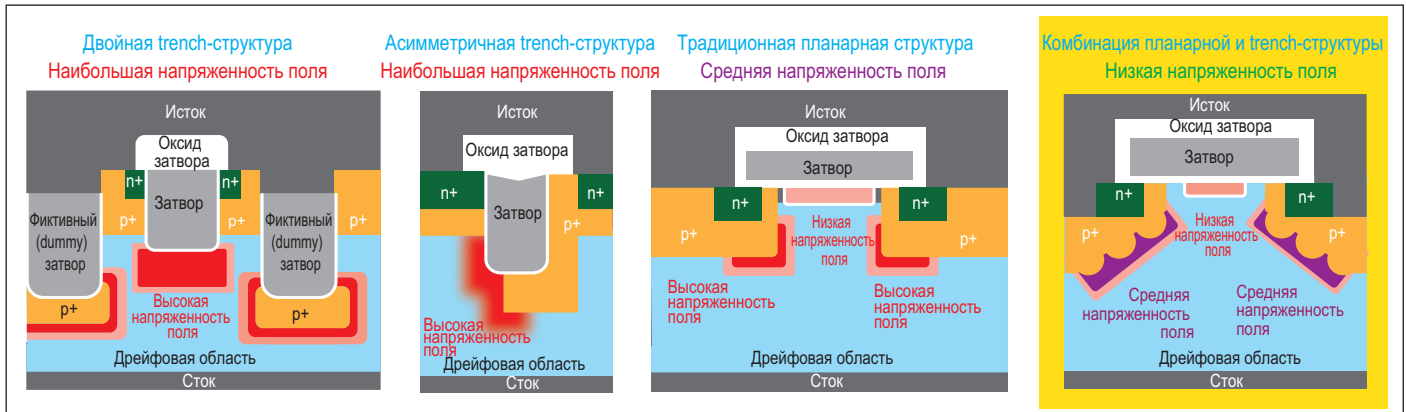


Рис. 4. Структуры SiC FET с оценкой напряженности электрического поля в транзисторе

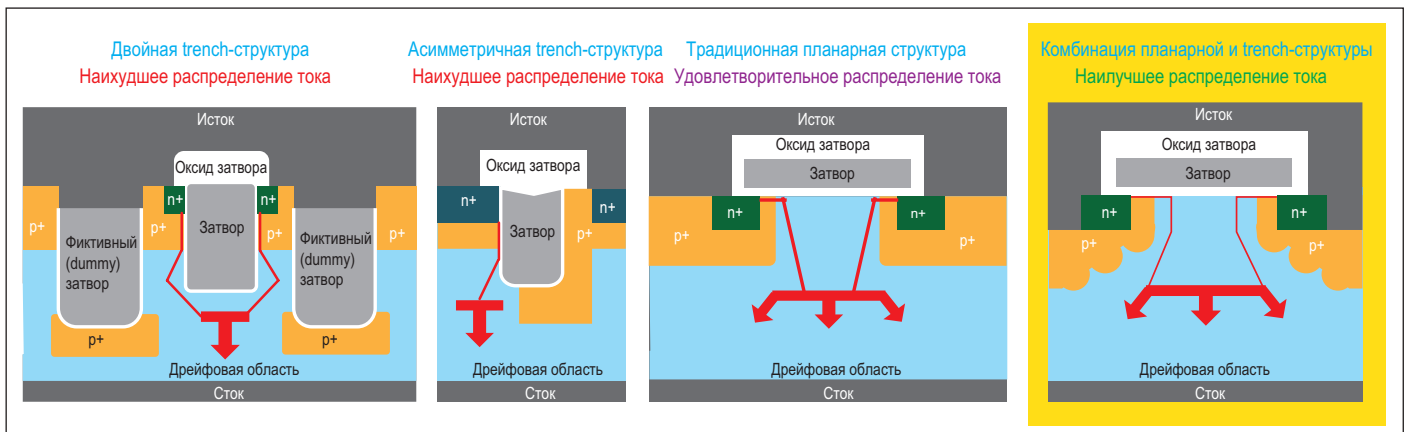


Рис. 5. Распределение тока в SiC FET с разными структурами

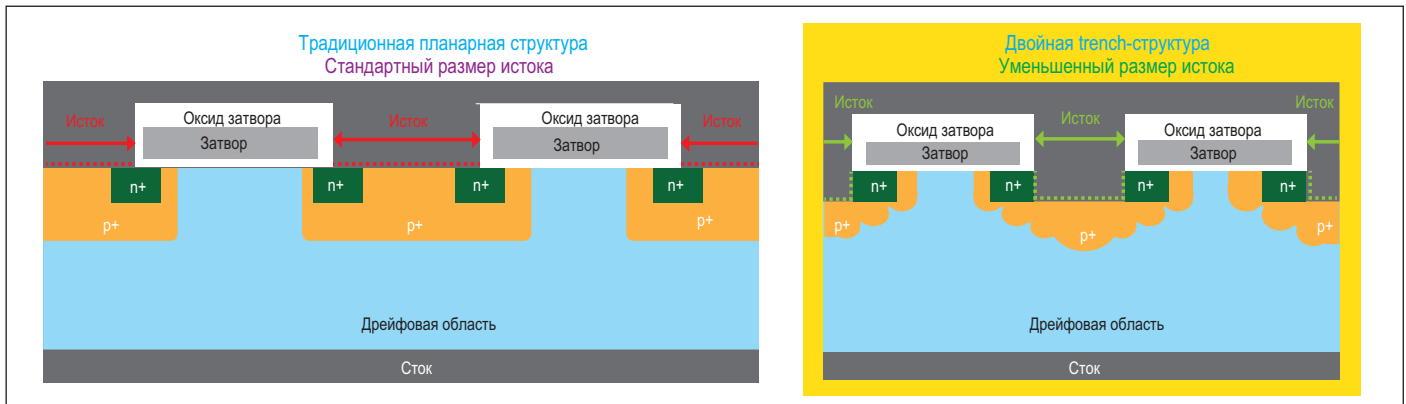


Рис. 6. Небольшие канавки в области истока позволяют уменьшить его размер

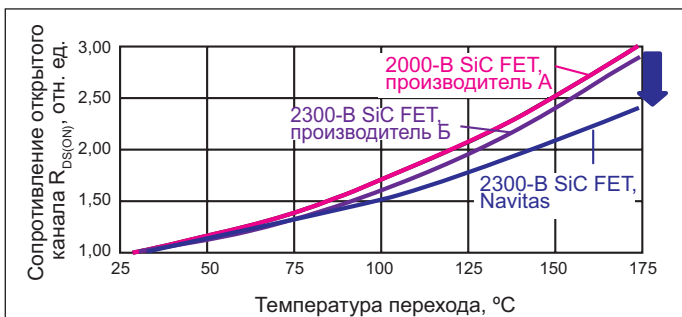


Рис. 7. Сравнительные испытания SiC FET, изготовленных по технологии Navitas trench-assisted planar SiC MOSFET, и традиционных планарных SiC FET

MOSFET, и традиционных планарных SiC FET. При низких температурах сопротивление  $R_{DS(ON)}$  испытываемых образцов отличается незначительно. Однако, начиная со 100–125°C, разница становится ощутимой и при максимальной температуре перехода превышает 20%, что значительно уменьшает потери на проводимость.

**Литература**

1. Achieving Higher Inverter Efficiency by Decoupling Switching Losses and Switching Speeds // <https://www.bodospower.com>.
2. Trench-Assisted Planar SiC MOSFET Architecture Overview // <https://www.powersystemsdesign.com>.