

# РАЗРАБОТКА ИНТЕРФЕЙСОВ JESD204B ДЛЯ ПРИЛОЖЕНИЙ С ШИРОКОПОЛОСНЫМИ ПРЕОБРАЗОВАТЕЛЯМИ ДАННЫХ

ДЖОРДЖ ДИНИЗ (GEORGE DINIZ), менеджер продуктовой линейки, Analog Devices

Новым приложениям требуются широкополосные преобразователи данных с более высокими частотами выборки и разрешением данных. В статье рассматривается новый стандарт JESD204B, который позволяет преодолеть некоторые ограничения последовательного интерфейса LVDS.

## ИСТОРИЯ СОЗДАНИЯ СТАНДАРТА JESD204

Отраслевой стандарт JESD204A/JESD204B для последовательных интерфейсов был разработан для обеспечения эффективного и экономичного сопряжения между широкополосными преобразователями данных самого последнего поколения с другими системными ИС. Задача состояла в стандартизации интерфейса таким образом, чтобы уменьшить количество цифровых входов и выходов между преобразователями данных и другими устройствами, например ПЛИС и СнК, путем использования масштабируемого высокоскоростного последовательного интерфейса.

Как известно, для создания новых высокопроизводительных приложений и совершенствования уже существующих требуются широкополосные преобразователи данных с более высокими частотами выборки и разрешением данных. Передача данных этими преобразователями – достаточно серьезная задача для разработчика, т. к. ограничения на ширину полосы при использовании существующих технологий ввода/вывода данных побуждают увеличить количество выводов у преобразователей.

Проектирование печатных плат для приложений усложнилось по такому показателю как плотность межсоединений. Проблема заключается в трассировке большого числа высокоскоростных цифровых сигналов и управлении электрическим шумом. Возможность использовать широкополосные преобразователи данных с частотами выборки, исчисляемыми Гвыб/с, и задействовать меньше межсоединений упрощает проектирование

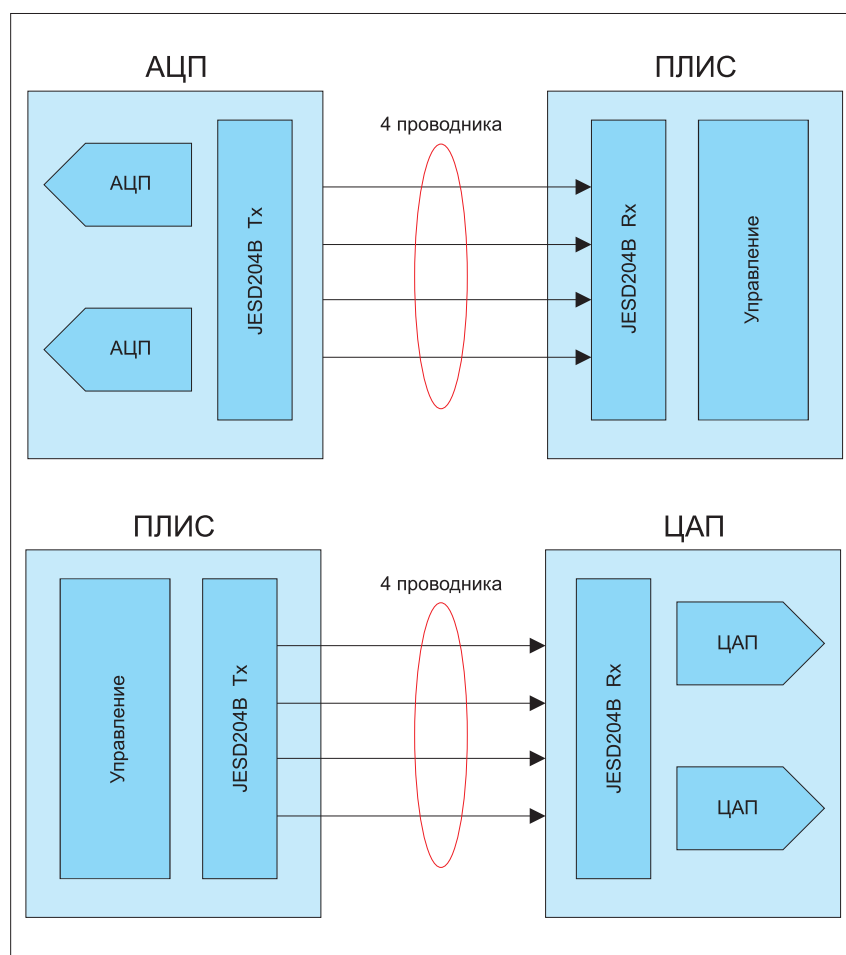


Рис. 1. Типовые конфигурации соединений между высокоскоростным преобразователем и ПЛИС с использованием интерфейсов JESD204A/JESD204B

печатных плат и позволяет уменьшить форм-фактор, не ухудшая эффективность системы.

На рынке растет спрос на более эффективные приложения с большим числом функций и лучшими характеристиками, что вызывает необходимость в повышении скорости обработки

данных. Интерфейс между высокоскоростными АЦП, ЦАП и ПЛИС стал тем «узким местом», которое ограничивает возможности производителей создавать системы следующего поколения, обеспечивающие обработку большого количества данных. Последовательный интерфейс JESD204B позволяет

Таблица. Сравнение спецификаций последовательных интерфейсов LVDS и JESD204

Функция	Последовательный LVDS	JESD204	JESD204A	JESD204B
Год выпуска спецификации	2001	2006	2008	2011
Скорость передачи данных по одной линии (макс.), Гбит/с	1,0	3,125	3,125	12,5
Несколько линий передачи	нет	нет	да	да
Синхронизация линий	нет	нет	да	да
Синхронизация нескольких устройств	нет	да	да	да
Детерминированная задержка	нет	нет	нет	да
Синхронизация гармоник	нет	нет	нет	да

решить проблему с этим критичным каналом данных. На рисунке 1 показаны типовые схемы соединений между высокоскоростным преобразователем и ПЛИС с использованием интерфейсов JESD204A/JESD204B.

Далее мы рассмотрим некоторые ключевые приложения, которым необходима эта спецификация, а также разницу между последовательными интерфейсами LVDS и JESD204B.

### ПРИЛОЖЕНИЯ С ИНТЕРФЕЙСОМ JESD204B

#### Приемопередатчики беспроводной инфраструктуры

В технологиях на основе мультиплексирования с ортогональным делением частот (OFDM), например LTE, которая применяется в беспроводной инфраструктуре приемопередатчиков, используются DSP-блоки на основе ПЛИС или СМК. Они управляют элементами антенной решетки, генерирующей лучи для каждого отдельного пользовательского смартфона. Каждый элемент решетки способен осуществлять доставку данных объемом в сотни Мбайт/с между ПЛИС и преобразователями данных в режиме передачи или приема.

#### Программно определяемое радио

Современные программно определяемые радиосистемы (SDR) используют усовершенствованные схемы модуляции, конфигурации которых можно изменять «на лету», а также быстро увеличивать ширину полосы каналов для доставки больших объемов данных по беспроводной сети. Эффективные интерфейсы между ПЛИС и преобразователями данных с малым энергопотреблением и небольшим количеством выводов играют определяющую роль в антенном тракте в повышении производительности. Архитектуры SDR являются составной частью трансиверной инфраструктуры беспроводных сетей с несколькими несущими и режимами с поддержкой технологий GSM, EDGE, W-CDMA, LTE, CDMA2000, WiMAX и TD-SCDMA.

#### Медицинские системы визуализации

К медицинским системам визуализации относятся ультразвуковые сканеры и сканеры компьютерной томографии (КТ), магниторезонансные томографы и другие системы, которые генерируют многоканальные данные, проходящие через преобразователь в ПЛИС или DSP. Постоянное увеличение числа портов ввода/вывода приводит к росту числа компонентов, требуя использования интерпозеров для обеспечения соответствия между выводами ПЛИС и преобразователя, что усложняет проектирование печатной платы. При этом возрастает ее стоимость и сложность системы, но этого можно избежать благодаря более эффективному интерфейсу JESD204B.

#### Радарные системы и безопасная связь

Ширина полосы современных радарных приемников начинает превышать 1 ГГц. Активные решетки с электронным сканированием луча самого последнего поколения,

используемые в радарных системах, могут состоять из тысяч элементов. Широкополосные последовательные SERDES-интерфейсы требуются для сопряжения преобразователей данных с элементов антенных решеток и ПЛИС или DSP, которые обрабатывают поступающие и генерируют исходящие потоки данных.

#### ВЫБОР МЕЖДУ LVDS И JESD204B

При выборе одного из преобразователей, который использует либо LVDS, либо разные версии последовательного интерфейса JESD204, рекомендуется воспользоваться таблицей.

На уровне SERDES весьма заметным различием между LVDS и JESD204 является скорость передачи данных по одной линии: у JESD204 она более чем в три раза превышает аналогичный показатель LVDS. Кроме того, JESD204 является единственным интерфейсом, который обеспечивает высокоуровневые функции синхронизации нескольких устройств, детерминированную задержку и синхронизацию гармоник тактовых последовательностей. Системы, которые требуют использования широкополосных многоканальных преобразователей, чувствительных к детерминированной задержке во всех линиях передачи, не смогут эффективно использовать интерфейс LVDS или параллельный интерфейс.

#### ОБЗОР ИНТЕРФЕЙСА LVDS

LVDS – традиционный метод сопряжения преобразователей данных с ПЛИС и DSP. Этот интерфейс

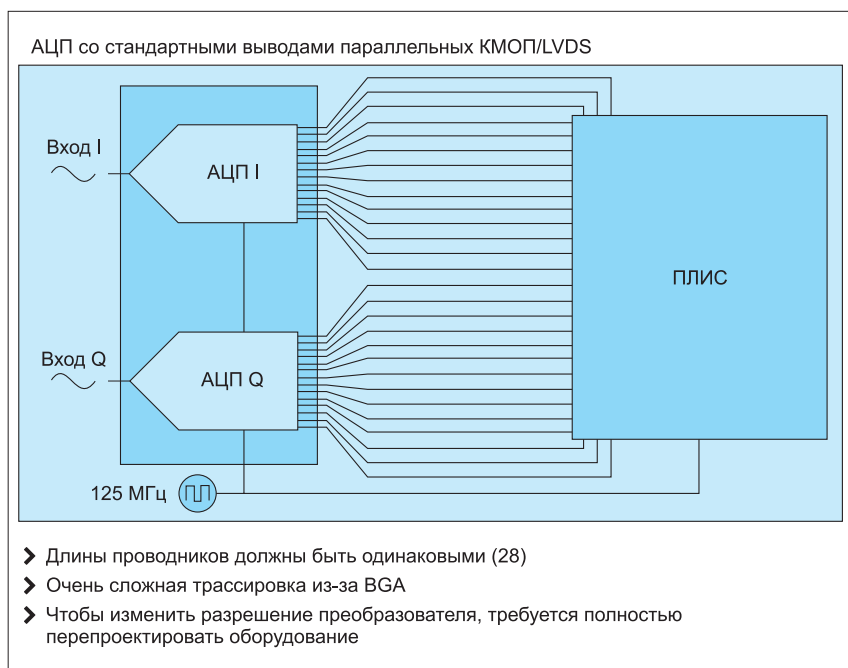


Рис. 2. Проблемы возникают при проектировании системы и соединений, в которых используются параллельное соединение КМОП-элементов или LVDS

появился в 1994 г. с целью увеличить полосу пропускания и сократить рассеяние мощности по сравнению с существующими стандартами дифференциальной передачи RS-422 и RS-485. Интерфейс LVDS был стандартизован с публикацией TIA/EIA-644 в 1995 г. Использование этого интерфейса возросло к концу 1990-х гг., а сам стандарт был доработан после публикации TIA/EIA-644-A в 2001 г.

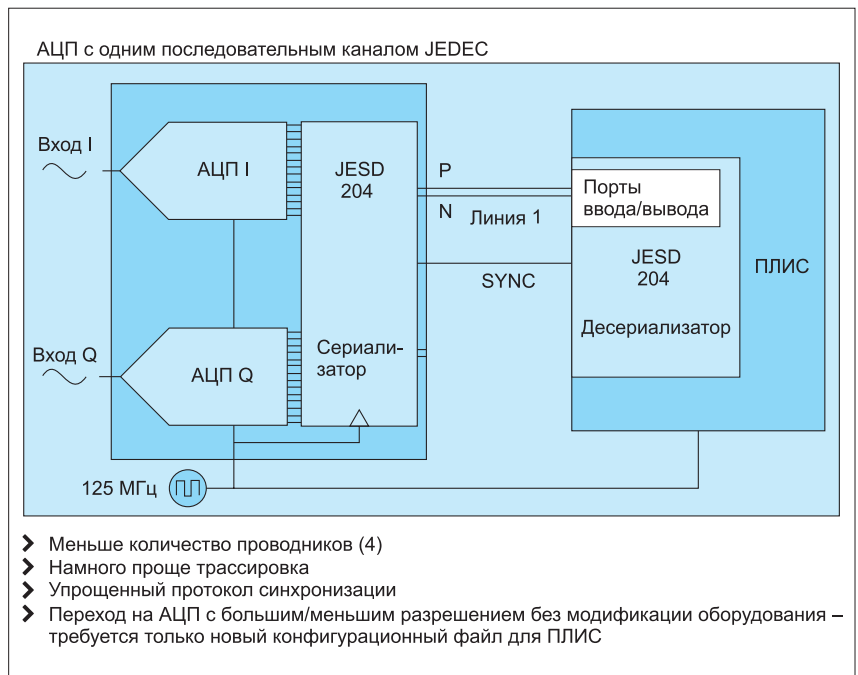
LVDS использует дифференциальные сигналы напряжения с малым размахом для высокоскоростной передачи данных. Передатчик, как правило, генерирует небольшой ток  $\pm 3,5$  мА; при этом на приемнике размах напряжения составляет  $\pm 350$  мВ.

Постоянно работающий интерфейс LVDS позволяет исключить одновременное появление всплесков коммутационных и электромагнитных помех, что в иных случаях происходит, когда транзисторы включаются и выключаются в несимметричных каскадах. Дифференциальная природа этого интерфейса также обеспечивает значительную устойчивость к синфазному шуму. Рекомендованная стандартом TIA/EIA-644-A максимальная скорость передачи данных равна 655 Мбит/с, хотя возможная скорость в идеальной среде передачи превышает 1,9 Гбит/с.

В результате огромного роста числа и скорости каналов передачи данных между ПЛИС или DSP и преобразователями данных, особенно в упомянутых выше приложениях, появилось несколько проблем использования интерфейса LVDS (см. рис. 2). На практике ширина полосы дифференциального провода LVDS ограничена величиной 1,0 Гбит/с. Таким образом, у многих приложений возникает потребность в использовании достаточно большого числа широкополосных соединений на печатной плате, каждое из которых является потенциальным источником отказа. Рост числа проводников также усложняет топологию печатной платы или всей системы, повышая и стоимость проектирования, и производства. В тех приложениях, которым требуется большая ширина полосы, интерфейс преобразователя данных становится ограничивающим фактором в достижении требуемой производительности системы.

#### ОБЗОР ИНТЕРФЕЙСА JESD204B

Стандарт последовательного интерфейса JESD204 для преобразователей данных был разработан Комитетом JC-16 Ассоциации разработчиков твердотельных технологий JEDEC (JEDEC Solid State Technology



- Меньше количество проводников (4)
- Намного проще трассировка
- Упрощенный протокол синхронизации
- Переход на АЦП с большим/меньшим разрешением без модификации оборудования – требуется только новый конфигурационный файл для ПЛИС

Рис. 3. Высокоскоростные последовательные порты ввода/вывода JESD204 упрощают топологию печатных плат

Association). Целью создания этого стандарта было повысить скорость последовательного интерфейса для преобразователей данных, чтобы увеличить ширину полосы и уменьшить количество цифровых входов и выходов между высокоскоростными преобразователями данных и другими устройствами. Этот стандарт основан на использовании технологии шифрования 8b/10b, разработанной компанией IBM. Технология исключает необходимость в синхронизации кадров и данных, благодаря чему связь осуществляется с намного большей скоростью.

В 2006 г. организация JEDEC опубликовала спецификацию JESD204 для передачи данных по одной линии со скоростью 3,125 Гбит/с. Поскольку интерфейс JESD204 является самосинхронизирующимся, нет необходимости калибровать длину проводников печатной платы во избежание фазового сдвига тактовых импульсов. JESD204 использует порты SERDES, которыми оснащены многие ПЛИС для высвобождения портов GPIO.

Стандарт JESD204A, опубликованный в 2008 г., добавляет поддержку нескольких синхронизированных линий передачи данных и их синхронизацию. Благодаря этой поддержке можно использовать преобразователи данных с более широкой полосой и несколько синхронизированных каналов этих преобразователей. Особенно востребована эта функция у приемопередатчиков беспроводной инфраструктуры, которые применяются

в базовых станциях мобильной связи. Кроме того, стандарт JESD204A поддерживает синхронизацию нескольких устройств, которая востребована медицинскими системами визуализации, где используется большое количество АЦП.

JESD204B, 3-я версия рассматриваемой спецификации, предусматривает увеличение максимальной скорости линий до 12,5 Гбит/с. Этот стандарт тоже определяет детерминированную задержку, по которой определяется состояние синхронизации между приемником и передатчиком. Синхронизация гармоник, предусмотренная стандартом JESD204B, позволяет извлекать тактовый сигнал высокоскоростного преобразователя данных из низкоскоростного.

#### ВЫВОДЫ

Промышленный стандарт для последовательного интерфейса JESD204B позволяет уменьшить количество цифровых входов и выходов между высокоскоростными преобразователями данных и ПЛИС, а также другим устройствам. Благодаря меньшему количеству межсоединений упрощается топология платы, и уменьшается форм-фактор (см. рис. 3). Эти преимущества находят применение в широком ряду приложений с высокоскоростными преобразователями: в приемопередатчиках, беспроводных инфраструктурах, программно определяемых радиосистемах, медицинских системах визуализации, радарных системах и связи. ▬